



Docket No.: P2001,0034

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date indicated below.

By: Markus Noll Date: August 26, 2003

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Marco Troost  
Applic. No. : 10/623,815  
Filed : July 21, 2003  
Title : Semiconductor Component with ESD Protection

**CLAIM FOR PRIORITY**

Commissioner for Patents,  
P.O. Box 1450, Alexandria, VA 22313-1450

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 101 02 354.5, filed January 19, 2001.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

Markus Noll  
For Applicant

MARKUS NOLFF  
REG. NO. 37,006

Date: August 26, 2003

Lerner and Greenberg, P.A.  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100  
Fax: (954) 925-1101

/av

# BUNDESREPUBLIK DEUTSCHLAND

---



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 101 02 354.5

**Anmeldetag:** 19. Januar 2001

**Anmelder/Inhaber:** Infineon Technologies AG, München/DE

**Bezeichnung:** Halbleiter-Bauelement mit ESD-Schutz

**IPC:** H 01 L 23/60

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 8. Juli 2003  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

A handwritten signature in black ink, which appears to be 'Faust', written in a cursive style.

Faust

## Beschreibung

## Halbleiter-Bauelement mit ESD-Schutz

- 5 Die Erfindung betrifft ein Halbleiter-Bauelement gemäß den Merkmalen des Oberbegriffs des Patentanspruchs 1.

10 Integrierten Schaltungen werden von außen Versorgungspotentiale sowie zu verarbeitende Eingangssignale zugeführt und verarbeitete Ausgangssignale abgegriffen. Insbesondere die Eingangssignalanschlüsse sind sehr empfindlich, da die der Zuführung dienenden Leiterbahnen direkt auf einen Gate-Anschluß einer Eingangsschaltstufe führen. Bei der manuellen Handhabung der integrierten Schaltung oder der automatisierten Weiterverarbeitung, um die integrierte Schaltung auf einer Schaltungsplatine zu platzieren und zu verlöten, besteht 15 die Gefahr, daß die empfindliche Eingangsstufe bzw. Ausgangsstufe aufgrund der Entladung von elektrostatischen Ladungen zerstört wird. So kann der menschliche Körper elektrostatisch geladen sein, welche Ladungen sich dann über die nach außen 20 geführten Anschlüsse des die integrierte Schaltung enthaltenden Halbleiter-Bauelements entladen. Auch Werkzeuge von Bestückungsautomaten oder Testausrüstung können elektrostatisch geladen sind und sich über das Halbleiter-Bauelement entladen. Mit immer geringeren Strukturbreiten auf dem die integrierte Schaltung tragenden Halbleiterkörper besteht eine Notwendigkeit zum Schutz vor solchen elektrostatischen Entladungen.

- 30 Die US 5 646 434 zeigt Ausführungsbeispiele für Schutzelemente gegen elektrostatische Entladungen, sogenannte ESD-Schutzelemente (ESD: electrostatic discharge). Der Eingangsanschluß ist über eine ESD-Schutzstruktur, die im wesentlichen eine Diodenkennlinie aufweist, mit Bezugspotential (Masse) verbunden. Die ESD-Schutzstruktur ist vollständig im 35 Halbleiterkörper realisiert. Die Schutzstruktur ist dabei so zu dimensionieren, daß sie beim Anlegen von zu verarbeitenden

Signal innerhalb der vorgegebenen Spezifikation nicht schaltet und die Signalverläufe möglichst wenig dämpft. Die Diodenkennlinie muß daher eine hohe Durchbruchspannung aufweisen. Andererseits ist zu gewährleisten, daß im Falle einer elektrostatischen Entladung die Ladungsmenge niederohmig nach Masse abgeführt wird. Die verwendeten Dioden bzw. als Dioden geschaltete Transistoren müssen großflächig dimensioniert sein, um eine entsprechend hohe Stromtragfähigkeit aufzuweisen. Nachteilig ist daher, daß die ESD-Schutzstrukturen einen hohen Flächenverbrauch im Halbleiterkörper erfordern, um die gesetzten Randbedingungen nach hoher Durchbruchspannung und hoher Stromtragfähigkeit zu erfüllen.

Die Aufgabe der Erfindung besteht darin, ein Halbleiter-Bauelement anzugeben, bei dem der Flächenverbrauch im Halbleiterkörper möglichst gering ist, aber trotzdem ausreichend ESD-Schutz gewährleistet ist.

Diese Aufgabe wird durch ein Halbleiter-Bauelement gelöst, umfassend: einen Halbleiterkörper, in dem eine elektronische Schaltung angeordnet ist, die einen Anschluß für ein zu verarbeitendes Signal aufweist, an den eine Eingangsstufe oder Ausgangsstufe der elektronischen Schaltung angeschlossen ist, und die einen Anschluß für ein Versorgungspotential aufweist, an den die Eingangsstufe oder die Ausgangsstufe angeschlossen ist, je eine einem der Anschlüsse zugeordnete Leiterbahn, die außerhalb des Halbleiterkörpers verläuft und die mit dem jeweils zugeordneten Anschluß verbunden ist, ein Element zum Abführen elektrostatischer Entladungen, durch das das zu verarbeitende Signal zum Versorgungspotential abführbar ist, bei dem außerdem eine weitere Leiterbahn vorgesehen ist, die außerhalb des Halbleiterkörpers verläuft und die mit der dem Anschluß für das Versorgungspotential zugeordneten Leiterbahn verbunden ist, und bei dem das Element zum Abführen elektrostatischer Ladungen einerseits mit der weiteren Leiterbahn und andererseits mit der dem Anschluß für das zu verarbeitende Signal zugeordneten Leiterbahn verbunden ist.

Beim Halbleiter-Bauelement gemäß der Erfindung sind die ESD-Elemente nicht mehr im Halbleiterkörper realisiert. Wie oben dargelegt, würde eine integrierte Ausführung von ESD-Schutzstrukturen nicht unbeachtlich Fläche verbrauchen. Dieser Flächenverbrauch wird beim Halbleiter-Bauelement gemäß der Erfindung gespart. Statt dessen sind die ESD-Schutzelemente außerhalb des Halbleiterkörpers angeordnet. Zusätzlich ist eine weitere Leiterbahn vorgesehen, die Versorgungspotential, vorzugsweise Masse, führt und an denjenigen Leiterbahnen vorbei geführt wird, über die den Funktionseinheiten des Halbleiterkörpers die Ein- oder Ausgangssignale ein- bzw. ausgegeben werden. Die Erfindung ist sowohl für wertdiskret, digital arbeitende Ein- und Ausgangsstufen als auch für wertkontinuierlich, analog arbeitende Ein- und Ausgangsstufen geeignet. Darüber hinaus ist vorteilhaft, daß das außerhalb des Halbleiterkörpers angeordnete ESD-Schutzelement nunmehr größer ausgeführt werden kann als bei integrierter Realisierung. Die ESD-Festigkeit wird dadurch erhöht.

Im integrierten Halbleiterchip sind sogenannte Anschlußpads vorgesehen, d.h. flächenhafte Metallisierungen, welche die Ein- oder Ausgangsanschlüsse der integrierten Schaltung darstellen. Metallische Leiterbahnen, die außerhalb des Halbleiterkörpers verlaufen, führen Versorgungspotentiale und zu verarbeitende Signal zu bzw. ab. Diese Leiterbahnen werden als sogenannter Leadframe bereitgestellt. Die dem Halbleiterkörper zugeordneten Enden der Leiterbahnen des Leadframes werden dann mittels Bonddrähten an die Anschlußpads kontaktiert. Die entgegengesetzten Enden der Leiterbahnen des Leadframes sind die Anschlußpins des Halbleiter-Bauelements und werden auf einer Schaltungsplatine verlötet oder in einen Sockel eingesteckt. Der Halbleiterkörper ist von einem Gehäuse, meist aus Plastik, umgeben, wobei die Leiterbahnen des Leadframes nach außen geführt sind, um Kontakt mit der Schaltungsplatine herzustellen.

Die gemäß der Erfindung zusätzlich vorzusehende weitere Leiterbahn umgibt den Halbleiterkörper. Der Halbleiterkörper ist meist rechteckig ausgeführt. Die weitere Leiterbahn verläuft dann zumindest teilweise parallel zu den Rändern des Halbleiterkörpers. Sie kreuzt dabei die von den Anschlußpads nach außen durch das Gehäuse geführten Leiterbahnen des Leadframes für die zu verarbeitenden Signal als auch für die Versorgungspotentiale.

Die Verbindung zwischen einer das Versorgungspotential (Masse) führenden Leiterbahn des Leadframes und der gemäß der Erfindung zusätzlich den Halbleiterkörper umgebenden Leiterbahn wird vorzugsweise durch eine Bondverbindung hergestellt. Die Massepotential führende zusätzliche Leiterbahn ist in Kreuzungspunkten mit einer ein zu verarbeitendes Signal führenden Leiterbahn des Leadframes über das ESD-Schutzelement verbunden. Das ESD-Schutzelement ist vorzugsweise eine Diode, deren Anodenanschluß mit der zusätzlichen Leiterbahn verbunden ist und deren Kathode mit der das zu verarbeitende Signal führenden Leiterbahn verbunden ist. Anstelle einer pn-Diode kann auch eine MOS-Diode verwendet werden. Es handelt sich dabei um einen MOS-Feldeffekttransistor, dessen Source- und Gateanschlüsse miteinander verbunden sind.

An den Kreuzungspunkten von weiterer, Massepotential führender Leiterbahn und zu verarbeitende Signale führenden Leiterbahnen sind Isolierungen vorzusehen, so daß die beiden Leiterbahnen elektrisch voneinander isoliert sind und ein Kurzschluß zwischen signalführender Leiterbahn des Leadframes und weiterer kreuzender Leiterbahn vermieden wird.

In der Nähe der Kreuzungsorte kann die weitere Leiterbahn einen von ihrer Hauptverlaufsrichtung abzweigenden kurzen Abschnitt aufweisen. Der Abschnitt verläuft zweckmäßigerweise in Richtung zum Halbleiterkörper oder in entgegengesetzter Richtung vom Halbleiterkörper weg. Dieser Abzweig dient als Kontaktfläche für die Anode der ESD-Schutzdiode.

Im Halbleiterkörper, beispielsweise einem Siliziumsubstrat, sind die Funktionseinheiten als bipolare, MOS- oder CMOS-Schaltungen ausgeführt. Eine Eingangsstufe kann aus einem In-  
5 verter bestehen. Der Eingangsanschluß des Inverters wird durch die gekoppelten Gate-Anschlüsse seiner komplementären MOS-Transistoren gebildet und ist mit dem zugeordneten Anschlußpad verbunden. Der Source-Anschluß des n-Kanal-MOS-Transistors des Inverters ist mit Bezugspotential Masse ver-  
10 bunden, also an eine Signalleitung im Halbleiterkörper angeschlossen, welche zu demjenigen Anschlußpad führt, welches von der das Bezugspotential führenden Leiterbahn versorgt wird, die ihrerseits wiederum an die weitere, die Leiterbahnen des Leadframes kreuzende Leiterbahn angeschlossen ist.

15 Nachfolgend wird die Erfindung anhand des in der Zeichnung dargestellten Ausführungsbeispiels im Detail erläutert. Die Figur der Zeichnung zeigt einen Halbleiterkörper 1, auf dem eine integrierte Schaltung angeordnet ist. Von der integrierten Schaltung ist auszugsweise eine CMOS-Eingangsschaltstufe  
20 13 dargestellt. Sie umfaßt zweit mit ihren Drain-Source-Strecken in Reihe geschaltete, komplementäre MOS-Transistoren 131, 132. Der p-Kanal-MOS-Transistor 132 wird vom positiven Versorgungspotential VINT versorgt, der Source-Anschluß des n-Kanal-MOS-Transistors 131 wird von Bezugspotential GND versorgt. Das Bezugspotential GND wird durch eine Leitung 121 auf dem Halbleiterchip verteilt. Sämtliche Signale und Versorgungspotentiale werden durch Anschlußpads 10, 11, 12 auf  
30 den Halbleiterkörper gebracht. Die Anschlußpads sind flächenhafte Metallisierungen. Die Anschlußpads 10, 11 dienen zur Ein- oder Ausgabe von Datensignalen DQ2 bzw. DQ1. Das Anschlußpad 12 dient zur Zuführung von Massepotential GND. Der Halbleiterchip ist in einem Gehäuse 2 hermetisch eingeschlossen. Der Signalverkehr und die Zuführung von Versorgungsspannung nach außen erfolgt über metallische Leiterbahnen 14, 15,  
35 16. Diese Leiterbahnen sind über Bonddrähte 17, 18 bzw. 19 an ihrem chipseitigen Ende mit den zugeordneten Anschlußpads 10,

11 bzw. 12 verbunden. Sie verlaufen vom Halbleiterchips 1 weg und durch das Gehäuse 2. Die gehäuseaußenseitigen Enden der metallischen Leiterbahnen 14, 15, 16 werden beispielsweise in einen Sockel eingesteckt oder auf einer Schaltungsplatine  
5 verlötet. Die Leiterbahnen 14, 15, 16 sind ursprünglich zu einem Leadframe zusammengefaßt, wobei die außenseitigen Enden miteinander verbunden sind. Die Verbindung wird nach der Einkapselung in das Gehäuse 2 weggestanzt.

10 Gemäß der Erfindung ist eine weitere metallische Leiterbahn 3 vorgesehen. Die Leiterbahn 3 verläuft wie die Leiterbahnen 14, 15, 16 des Leadframes außerhalb des Halbleiterkörpers 1. Im Gegensatz zu den Leiterbahnen 14, 15, 16 des Leadframes verläuft die Leiterbahn 3 nicht vom Chip weg, sondern ver-  
15 läuft parallel zu den Seiten des Halbleiterkörpers 1. Zweckmäßigerweise verläuft die Leiterbahn 3 ringsum jeweils parallel zu den Seiten des Halbleiterkörpers als geschlossener Ring. Die weitere Leiterbahn 3 führt Massepotential GND. Hierzu ist die Leiterbahn 3 am Kreuzungsort von Masseleiter-  
20 bahn 16 des Leadframes über einen Bonddraht 31 mit dieser verbunden. Alternativ kann auch eine andere Verbindung verwendet werden, durch die die gegenüber liegenden Oberflächen der Leitungen 16, 3 miteinander verbunden werden, beispielsweise durch einen leitfähigen Kleber. Durch die Leitung 3 wird Massepotential GND rings um dem Halbleiterchip 1 bereit  
gestellt.

Die zusätzliche Leiterbahn 3 kreuzt auch die die Signale DQ1, DQ2 führenden Leiterbahnen 14, 15 des Leadframes. An den  
30 Kreuzungsorten sind ESD-Elemente 32, 33 vorgesehen, die zwischen die Leiterbahn 3 und die betreffende der Leiterbahnen 14, 15 geschaltet sind. So ist die Anode einer Diode 32 an der Stelle 321 mit der Leiterbahn 3 verbunden und an der Stelle 322 mit der Leiterbahn 15. Die Diode 32 dient als ESD-  
35 Schutzelement. Sie weist eine hohe Durchbruchspannung auf, um das innerhalb der Spezifikation liegende Signal DQ1 nicht zu belasten. Jedoch bei einer hohen elektrostatischen Spannung



bricht die Diode 32 durch und ist ausreichend dimensioniert, so daß genügend Ladung von der Leiterbahn 15 über die Kontaktstellen 322, 321 zur Leiterbahn 3 und weiter über den Bonddraht 31 zu der Masseleiterbahn 16 abfließen kann. Dadurch wird das Gateoxid am Transistor 131 des Inverters 13 vor einem Durchbruch geschützt. Im Gegensatz zu auf dem Halbleiterkörper angeordneten ESD-Schutzstrukturen, die zwischen der Eingangsleitung 133 und der Leitung 121 für Massepotential GND anzuordnen wären, verbraucht die ESD-Schutzdiode 32 auf dem Halbleiterkörper keine Fläche. Der Flächenverbrauch wäre nicht unerheblich, da eine hohe Durchbruchspannung bei ausreichender Stromtragfähigkeit erreicht werden müßte.

Die Leiterbahn 14 für das zu verarbeitende Signal DQ2 ist über eine andere ESD-Schutzdiode 33 mit der Ringleiterbahn 3 verbunden. In der Nähe der Kreuzungsstelle von Leiterbahn 14 mit Leiterbahn 3 ist ein Abzweig 34 der Leiterbahn 3 vorgesehen, der parallel zum entsprechenden Abschnitt der Leiterbahn 14 verläuft. Im Ausführungsbeispiel ist der Abzweig 34 nach außen gerichtet, er kann alternativ auch zum Halbleiterkörper 1 hin nach innen gerichtet sein. Der Abzweig 34 ist so weit von der Kreuzungsstelle entfernt, daß die Anode der ESD-Schutzdiode den Abzweig 34 kontaktiert und die Kathode die Leiterbahn 14 kontaktiert.

Im gezeigten Ausführungsbeispiel ist das Signal DQ1 ein solches, welches in die Schaltung auf dem Halbleiterkörper 1 einzugeben ist. Das Signal DQ2 ist beispielsweise ein solches, welches von der Schaltung auszugeben ist. In diesem Fall ist das Anschlußpad 10 mit einem Ausgangstreiber der integrierten Schaltung verbunden, beispielsweise einem Ausgang eines Inverters oder einer Tristate-Stufe. Es ist auch möglich, daß die Signale DQ1, DQ2 bidirektionale Signale sind und sowohl dazu dienen, Daten oder analoge Signale der integrierten Schaltung zuzuführen oder von ihr abzugreifen.

Die Kreuzungsorte von weiterer Metalleiterbahn 3 und signal-  
führenden Leiterbahnen 14, 15 sind so auszuführen, daß ein  
Kontakt zwischen der Massepotential GND führenden Leiterbahn  
3 und den ein Ein-/Ausgangssignal führenden Leiterbahnen 14,  
5 15 verhindert wird. Einerseits kann dies dadurch erreicht  
werden, daß an den Überkreuzungen die Leiterbahnen ausrei-  
chend weit voneinander beabstandet sind. Andererseits ist ei-  
ne Isolierung 36, 37 zweckmäßig, die zwischen die einander  
gegenüber liegenden Oberflächen der metallischen Leiterbahnen  
10 3, 15 bzw. 14 angeordnet ist.

Nach dem Bonden der Metalleiterbahnen 14, 15, 16 mittels  
Bonddrähten 17, 18, 19 an die Anschlußpads 10, 11, 12, dem  
Verbinden der Leiterbahnen 3, 16 über den Bonddraht 31 und  
15 dem Kontaktieren der ESD-Schutzelemente 32, 33 wird die ge-  
samte Anordnung vom Gehäuse 2 umgeben. Damit sind sämtliche  
Leiterbahnen fixiert, so daß die Verbindung der Leiterbahnen  
14, 15, 16 des Leadframes am außenseitigen Ende durch Stanzen  
entfernt werden kann.

20

Da für die Schutzelemente 32, 33 eine Flächenbegrenzung nicht  
mehr zutrifft, können diese vielmehr für höhere Stromtragfä-  
higkeit dimensioniert werden als bei integrierter Realisie-  
rung. Dadurch ist es möglich, die ESD-Festigkeit verglichen  
mit integrierter Realisierung auf dem Halbleiterkörper zu er-  
höhen.

## Patentansprüche

1. Halbleiter-Bauelement, umfassend:

- einen Halbleiterkörper (1), in dem eine elektronische  
5 Schaltung (13) angeordnet ist, die einen Anschluß für ein zu  
verarbeitendes Signal (11) aufweist, an den eine Eingangsstu-  
fe (13) oder Ausgangsstufe der elektronischen Schaltung ange-  
schlossen ist, und die einen Anschluß (12) für ein Versor-  
gungspotential (GND) aufweist, an den die Eingangsstufe (13)  
10 oder die Ausgangsstufe angeschlossen ist,  
- je eine einem der Anschlüsse (11, 12) zugeordnete Leiter-  
bahn (15, 16), die außerhalb des Halbleiterkörpers (1) ver-  
läuft und die mit dem jeweils zugeordneten Anschluß (11, 12)  
verbunden ist,  
15 - ein Element (32) zum Abführen elektrostatischer Entladun-  
gen, durch das das zu verarbeitende Signal (DQ1) zum Versor-  
gungspotential (GND) abführbar ist,  
d a d u r c h g e k e n n z e i c h n e t , daß  
- eine weitere Leiterbahn (3) vorgesehen ist, die außerhalb  
20 des Halbleiterkörpers (1) verläuft und die mit der dem An-  
schluß für das Versorgungspotential (12) zugeordneten Leiter-  
bahn (16) verbunden ist, und daß  
- das Element (32) zum Abführen elektrostatischer Ladungen  
einerseits mit der weiteren Leiterbahn (3) und andererseits  
15 mit der dem Anschluß (11) für das zu verarbeitende Signal  
(DQ1) zugeordneten Leiterbahn (15) verbunden ist.

2. Halbleiter-Bauelement nach Anspruch 1,

- g e k e n n z e i c h n e t d u r c h  
30 ein Gehäuse (2), das den Halbleiterkörper (1) und die weitere  
Leiterbahn (3) umgibt und das die den Anschlüssen (11, 12)  
zugeordneten Leiterbahnen (15, 16) teilweise umgibt, so daß  
ein dem Halbleiterkörper (1) zugewandter Teil dieser Leiter-  
bahnen (15, 16) innerhalb des Gehäuses (2) verläuft und ein  
35 dem Halbleiterkörper (1) abgewandter Teil außerhalb des Ge-  
häuses (2) verläuft.

3. Halbleiter-Bauelement nach Anspruch 1 oder 2,  
dadurch gekennzeichnet, daß  
das Element (32) zum Abführen elektrostatischer Entladungen  
eine Diode ist, deren Anode mit der weiteren Leiterbahn (3)  
5 verbunden ist und deren Kathode mit der dem Anschluß (11) für  
das zu verarbeitende Signal (DQ1) zugeordneten Leiterbahn (15)  
verbunden ist.

4. Halbleiter-Bauelement nach einem der Ansprüche 1 bis 3,  
10 dadurch gekennzeichnet, daß  
die weitere Leiterbahn (3) den Halbleiterkörper (1) umgibt  
und daß die den Anschlüssen (10, 11, 12) zugeordneten Leiter-  
bahnen (14, 15, 16) die weitere Leiterbahn kreuzen.

15 5. Halbleiter-Bauelement nach Anspruch 4,  
dadurch gekennzeichnet, daß  
an den Orten der Kreuzung von der weiteren Leiterbahn (3) mit  
der dem Anschluß (11) für das zu verarbeitende Signal (DQ1)  
zugeordneten Leiterbahn (15) eine Isolierung (36) zwischen  
20 den sich kreuzenden Leiterbahnen (3, 15) vorgesehen ist.

6. Halbleiter-Bauelement nach einem der Ansprüche 1 bis 5,  
dadurch gekennzeichnet, daß  
die weitere Leiterbahn (3) in der Nähe der Orte der Kreuzung  
mit der dem Anschluß (10) für ein zu verarbeitendes Signal  
45 (DQ1) zugeordneten Leiterbahn (14) einen von ihrer hauptsäch-  
lichen Verlaufsrichtung abzweigenden Leiterbahnabschnitt (34)  
aufweist, an den das Element (33) zum Abführen elektrostati-  
scher Entladungen angeschlossen ist, welches andererseits mit  
30 der kreuzenden Leiterbahn (15) verbunden ist.

7. Halbleiter-Bauelement nach einem der Ansprüche 1 bis 6,  
gekennzeichnet durch  
einen Bonddraht (17, 18, 19) durch den die den Anschlüssen  
35 (10, 11, 12) zugeordneten Leiterbahnen (14, 15, 16) mit den  
jeweiligen Anschlüssen (10, 11, 12) verbunden sind.

8. Halbleiter-Bauelement nach Anspruch 7,  
dadurch gekennzeichnet, daß  
die Anschlüsse (10, 11, 12) für das zu verarbeitende Signal  
(DQ1, DQ2) und das Versorgungspotential (GND) im Halbleiter-  
5 körper (1) als flächenhafte Metallisierungen angeordnet sind.

9. Halbleiter-Bauelement nach einem der Ansprüche 1 bis 7,  
dadurch gekennzeichnet, daß  
die Eingangsstufe (13) mindestens einen Transistor (131, 132)  
10 aufweist, dessen Gate mit dem Anschluß (11) für das zu verar-  
beitende Signal (DQ1) verbunden ist und dessen Drain- oder  
Source-Anschluß mit dem Anschluß (12) für das Versorgungspo-  
tential (GDN) verbunden ist.

15 10. Halbleiter-Bauelement nach Anspruch 9,  
dadurch gekennzeichnet, daß  
die Eingangsstufe (13) ein Inverter ist.

## Zusammenfassung

### Halbleiter-Bauelement mit ESD-Schutz

- 5 Ein Halbleiterbauelement weist ESD-Schutzelemente (32, 33) auf, die außerhalb des Halbleiterkörpers (1) angeordnet sind und eine Bezugspotential (GDN) führende zusätzliche Leiterbahn (3) mit Leiterbahnen des Leadframes (14, 15) verbinden. Auf dem Halbleiterkörper (1) integrierte ESD-Schutzstrukturen
- 10 sind nicht mehr erforderlich, der entsprechend hohe Flächenverbrauch wird gespart.

Figur

## Bezugszeichenliste

	1	Halbleiterkörper
5	2	Gehäuse
	3	Leiterbahn
	10, 11, 12	Anschlußpads
	121	Leitung
	13	Eingangsstufe
10	131, 132	Transistoren
	133	Eingang
	14, 15, 16	Leiterbahnen
	17, 18, 19, 31	Bonddrähte
	32, 33	ESD-Schutzdioden
15	321	Anodenanschluß
	322	Kathodenanschluß
	34	Leiterbahnabzweig
	35	Kreuzung
	36, 37	Isolation
20	DQ1, DQ2	zu verarbeitende Signale
	GND	Versorgungspotential
	VINT	Versorgungspotential





FIG.

